



3D・チップレット研究会第1回公開研究会 キックオフ公開研究会

主催：システムインテグレーション実装技術委員会
協賛：(公社)応用物理学会 シリコンテクノロジー分科会、SEMIジャパン

◆公開研究会のご案内

1つのチップにすべての機能を収納する時代(SoC)から、機能ごとにチップを製造し、これらをインテグレーションするチップレットの時代へ移行が始まっています。チップレットには様々な実装構造が議論されており、さらには3DIC(3次元集積化デバイス)も合わせて議論されています。

チップレットそして3DICの各種構造に関わる、チップ実装技術、RDL及びインターポーザを含む相互接続技術、パッケージング技術などが、そして製造技術だけでなく、材料技術や設計評価技術が、サプライチェーン/エコシステムを踏まえた上で必要となってきます。これら技術を調査・議論するために、今年度から新たに「3D・チップレット研究会」を発足しました。今後は、関係機関と連携し、課題や将来必要となる技術を議論していきたいと思っております。

そこで今回、本研究会のスタートにあたり以下の公開研究会を開催します。3D・チップレット技術への取組みと先端技術動向を専門家の方々にご紹介頂き、皆様と一緒に技術課題や方向性を考えてみたいと思っております。皆様方の積極的なご参加をお待ちしています。

テーマ：『半導体新技術の3DIC及びチップレットに必要不可欠！その実装技術の最新動向』

開催日時 2022年7月27日 13:00～17:30(予定)

開催方式 会場現地とオンラインのハイブリッド

開催場所 ①ナガセグローバル人材開発センター(先着60名様まで)

東京都渋谷区千駄ヶ谷4-8-13 (JR代々木駅・東京メトロ副都心線北参道駅から徒歩)

②Zoom Webinar(先着100名様まで)

※参加URL等の聴講情報は、申込受付時のメールにてご連絡致します。

13:00～13:10

研究会キックオフ挨拶 3D・チップレット研究会 主査 折井 靖光

13:10～14:00

「基調講演 半導体デジタル産業戦略と関連施策について」
経済産業省 商務情報政策局 情報産業課 齋藤 尚史 氏

14:00～14:50

「基調講演 3D・チップレットの時代到来」
東京大学大学院工学系研究科教授、d.labセンター長 黒田 忠広 先生

(休憩10分)

15:00～15:40

「テーマ 多様化するチップレット構造をデザイン、コスト、信頼性の視点から徹底比較！」
株式会社SBRテクノロジー 代表取締役 西尾 俊彦 氏

15:40~16:20

「テーマ IBM Albany AI Hardware Centerにおける先端パッケージング技術開発(仮)」
IBM T.J. Watson Research Center 佐久間 克幸 氏

16:20~17:00

「テーマ 3D積層型CMOSイメージセンサを進化させるプロセス技術」
ソニーセミコンダクタソリューションズ株式会社 岩元 勇人 氏

17:00~17:30

「自由討論」司会: 主査 折井 靖光

※プログラムは変更になることがありますので、ご了承ください。

参加要項

定員 会場① 60名(先着申込順 定員になり次第締め切ります)
会場② 100名(先着申込順 定員になり次第締め切ります)

参加費(消費税込み)

正会員:3,000円、学生会員:1,000円、研究会会員:別払い、シニア会員:2,000円

名誉会員:無料、賛助会員の社員:3,000円、賛助会員(クーポン利用):無料

非会員一般:10,000円 非会員学生:2,000円 協賛団体会員:3,000円

注意事項(参加方法)

- ①申込が受理されますと、**返信メールで公開研究会への参加 URLやお支払いに関する情報**をご連絡致します。
 - ②ご申請の手順に従って、参加費のお支払いをお願い致します。
(お支払い方法:銀行振込・クレジットカード決済)
 - ③請求書や振込確認後の領収書のご発行は、返信メールのマイページから出力が可能です。
 - ④WEBの請求書が原紙扱いになりますので、ご了承ください。
 - ⑤賛助・特別クーポンは、1枚/1口まで利用可能です。申込時にクーポン番号等の全項目を記入しないと、利用できません。
- * キャンセルポリシー
お申込み後のキャンセルはできません。

下記から参加申し込みをお願いします。

会員/賛助/非会員の方

※賛助クーポン使用の場合は「賛助会員(クーポン利用)」をご選択ください。

問い合わせ先 一般社団法人エレクトロニクス実装学会
E-mail: info@jiep.or.jp
(メールアドレスは¥を@に置き換えてください)