



材料環境技術委員会

主催: サステナブル高機能材料研究会

2023年度第1回公開研究会

## 「先端パッケージを支え、世界をリードする実装材料技術」

### ◆公開研究会のご案内

研究会テーマ「先端パッケージを支え、世界をリードする実装材料技術」

材料環境技術委員会(委員長 八甫谷明彦)、サステナブル高機能材料研究会(主査 森貴裕)では、下記要領で公開研究会を開催致します。微細化によるムーアの法則が限界を迎える中で、3D、チップレットなどの技術が注目され、先端パッケージの材料については、日本は非常に高い技術、シェアを持っています。先端パッケージを支え、世界をリードする実装材料技術をテーマに、今まで公開されていない貴重な内容も含め10件、ご講演頂きますので皆さん奮ってご参加下さい。

開催日時 2024年1月12日(金) 13:00-17:10

開催方式 現地開催 & WEBハイブリッド(Zoom Webinarシステム利用)

開催場所: 回路会館地下1F会議室

※参加URL等の聴講情報は、申込受付時のメールにてご連絡致します。

13:00~13:10

#### オープニング

サステナブル高機能材料研究会 主査 森貴裕

13:10~13:35

#### ① 「チップレット集積から見た材料への要求」

東北大学 福島 誉史 先生

<概要>ムーアの法則の新たな牽引役として期待されるチップレット。その集積に必要とされる3D-ICやインターポーザなどのコンポーネントを構成する、あるいは加工するのに不可欠な無機材料、有機材料について、先端技術の動向から解説する。

13:35~13:55

#### ② 「Advanced Package用硫酸銅めっきプロセスについて」

株式会社JCU総合研究所 大野 晃宜様

<概要>近年“More than Moore”として期待されている技術が“Advanced Package”である。当社は“Advanced Package”用の表面処理プロセスを開発したので紹介する。

13:55~14:15

#### ③ 「微細配線化に伴うサブストレート基板の課題点と対応」

奥野製薬工業 吉川 純二様

<概要>サブストレート基板において、配線の微細化による膜厚低下や一次電流分布の依存度が高い箇所の膜厚ばらつきが課題である。我々は、抑制剤の分極強度向上により均一膜厚性を向上させた。次世代のパッケージ基板への展望も含め開発した添加剤を紹介する。

14:15~14:35

#### ④ 「ガラスコア基板のためのガラス材料・TGV加工技術」

AGC株式会社 佐藤 陽一郎様

<概要>昨今ガラスはその機械特性、電気特性より次世代の半導体実装基板材料として注目を集めている。本講演では基板材料としてのガラスの潜在的可能性、課題、及びAGCでの材料・加工技術の開発状況について報告する。



14:35~14:55

⑤ 「感光性絶縁フィルム」

**太陽インキ製造株式会社 高 明天様**

<概要> 一般的には、絶縁性のフィルムを用いることで、液状の絶縁材を用いる場合に比べ再配線層を簡易に積層できる。また、レーザーでのビア形成が困難な微細ビアが必要となる場合、当該絶縁層は感光性であることが望ましい。これら2つのニーズから、当社では感光性絶縁フィルムを開発した。本講演ではその概要について述べる。

14:55-15:10 休憩

15:10-15:30

⑥ 「先端パッケージを支える仮固定テープの進化と応用」

**積水化学工業株式会社 王 哲偉(Joey)様**

<概要>

積水化学の「SELFA」は、耐熱性・耐薬性・易剥離性に特徴を持つ新しいUV剥離型仮固定テープで、先端半導体パッケージの仮固定用途で多くの採用実績を持つ。本公演では、仮固定材の概要と分類、SELFAの特徴とメリット、応用事例について述べる。

15:30-15:50

⑦ 「先端半導体パッケージング向けCMP工程の技術動向」

**株式会社レゾナック 市毛 康裕様**

<概要> 近年、半導体デバイスの重要性が社会的に注目され、よりその進展が議論されるようになってきた。半導体デバイスの高性能化にあたり、これまで追求されてきた微細化に対し、CMP (Chemical Mechanical Planarization) 工程は必要不可欠な半導体製造工程の一つである。一方で、そのサイズが原子レベルまで達し、微細化の限界が見えてきたことから、今後、3次元実装技術の発展が期待されている。この3次元実装技術においても重要な役割を果たすCMP工程について、最新の業界内情報に基づき、その技術動向を紹介する。

15:50-16:10

⑧ 「ポスト5G半導体のための高速通信対応高密度3D実装技術」

**株式会社ダイセル 八甫谷 明彦様**

<概要>

先端半導体の高性能、かつコストパフォーマンスに優れた3次元高密度実装を実現する ①高周波対応高密度パッケージCu焼結接合技術、②高信頼・高性能ビルトアップ半導体サブストレイト技術、③高周波パッケージ導波路コネクタ技術について材料を中心に概要を述べる。

16:10-16:30

⑨ 「ナノポーラスCuを用いた次世代接合技術の開発」

**三菱マテリアル株式会社 森 優太郎様**

<概要>

チップ-基板間を接続するパンプの狭ピッチが進み新たな接合技術が求められる。我々は高さばらつきを緩衝することを目的にナノポーラスCuをプレー上に形成し接合する新規Cu-Cu接合の開発に着手している。本研究では開発進捗について報告する。

16:30-16:50

⑩ 「電子デバイスのCMP技術」

**株式会社フジインコーポレーテッド 杉山 博保様**

<概要> 近年、電子デバイスの更なる性能向上のため、様々な用途で新材料(樹脂/複合材/硬脆材等)が用いられており、平坦平滑化が求められている。その材料加工に必要なCMP技術について紹介する。

16:50~17:00 SEMICON JAPAN/ACPS開催報告、SEMI活動について

17:00~17:10 閉会挨拶 JIEP会員、及び材料環境技術委員会委員の募集

※プログラムは変更になることがありますので、ご了承ください。



## 参加要項

定員 回路会館地下1F会議室:40名(先着申込順 定員になり次第締め切ります)  
WEB (Zoom Webinar): 500名(先着申込順 定員になり次第締め切ります)

参加費(消費税込み)

正会員:7,000円、学生会員:1,000円、研究会会員:別払い、シニア会員:4,000円

名誉会員: 0円、賛助会員の社員:7,000円、賛助会員(クーポン利用):無料

非会員一般:17,000円、非会員学生:2,000円、協賛団体会員:7,000円

## 注意事項(参加方法)

- ①申込が受理されますと、**返信メールで公開研究会への参加 URLやお支払いに関する情報**をご連絡致します。
- ②ご申請の手順に従って、参加費のお支払いをお願い致します。  
(お支払い方法:銀行振込・クレジットカード決済)
- ③請求書や振込確認後の領収書のご発行は、返信メールのマイページから出力が可能です。
- ④WEBの請求書が原紙扱いになりますので、ご了承ください。
- ⑤賛助・特別クーポンは、1枚/1口まで(複数口の場合は口数分)利用可能です。申込時にクーポン番号等の全項目を記入しないと、利用できません。※複数枚使用希望がある場合はお問い合わせください。  
\* キャンセルポリシー
- ⑥参加費決済方法:クレジットカード決済か銀行振込をご選択いただけます。  
銀行振込の場合の振り込み先は、マイページ「決済」タブより出力いただく請求書の下部をご確認ください。  
\* キャンセルポリシー  
お申込み後のキャンセルはできません。

**下記から参加申し込みをお願いします。**

会員

賛助会員

協賛会員

非会員

※クーポン使用の場合は「クーポン利用」をご選択ください。

問い合わせ先 一般社団法人エレクトロニクス実装学会  
E-mail: info@jiep.or.jp (メールアドレスは¥を@に置き換えてください)

## 協賛団体

公益社団法人新化学技術推進協会 (JACI)、チップレット集積プラットフォーム、大阪大学 フレキシブル3D実装協働研究所、3Dヘテロ集積アライアンス (3DHI)、一般社団法人日本電子回路工業会 (JPICA)、よこはま高度実装技術コンソーシアム (YJC)、一般社団法人日本実装技術振興協会 (JJTA)、公益社団法人化学工学会 エレクトロニクス部会、IEEE EPS Japan Chapter、一般社団法人スマートプロセス学会 エレクトロニクス生産科学部会、NPO法人サーキットネットワーク (C-NET)、長野実装フォーラム、SEMIジャパン